

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-014540

(43)Date of publication of application : 22.01.1993

(51)Int.Cl.

H04M 11/00
H04B 7/26

(21)Application number : 03-164925

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 05.07.1991

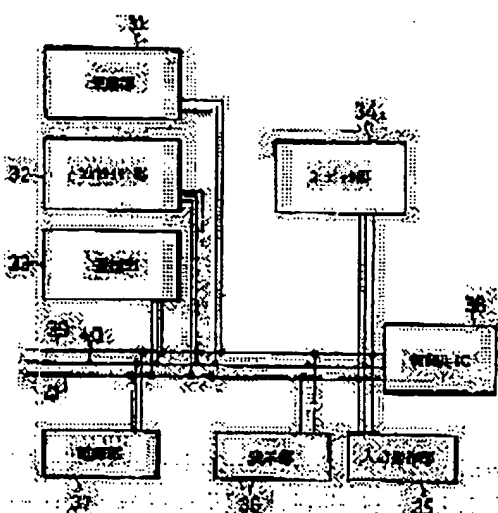
(72)Inventor : YOSHIDA HIROSHI
MAEDA TADAHICO
ASANUMA YUTAKA
INO KOJI

(54) PORTABLE TERMINAL EQUIPMENT

(57)Abstract:

PURPOSE: To attain miniaturization and light weight by providing a bus for sending a control signal and stopping the transmission through the transmission bus when the portable terminal equipment receives a data.

CONSTITUTION: Out of a data of a control signal to be sent from a control section 38 to a reception section 31, a synthesizer section 32, a transmission section 33, a CODEC section 34, an input operation section 35, a display section 36 and a power supply section 37, a data is sent through a data line 40, address information of the data is sent through an address line 41, and control information of the data for read/write or the like is sent through a control line 39. On the other hand, a control signal sent from each of sections 31-37 receiving the signal from control signal transmission buses 39-41 to the control section 38 is similarly sent. In this case, the control section 38 stops the transmission of the control signal for a reception time slot and sends the control signal for a time other than the reception time slot by controlling the buses 39-41. Through the constitution above, number of wires for the control signal is reduced and small size and light weight are attained.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-14540

(43)公開日 平成5年(1993)1月22日

(51)Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 M 11/00	3 0 2	7117-5K		
H 0 4 B 7/26	Z	6942-5K		

審査請求 未請求 請求項の数 2(全 8 頁)

(21)出願番号	特願平3-164925	(71)出願人	000003078 株式会社東芝 神奈川県川崎市幸区堀川町72番地
(22)出願日	平成3年(1991)7月5日	(72)発明者	吉田 弘 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究所内
		(72)発明者	前田 忠彦 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究所内
		(72)発明者	浅沼 裕 神奈川県川崎市幸区小向東芝町1 株式会社東芝総合研究所内
		(74)代理人	弁理士 三好 秀和 (外4名) 最終頁に続く

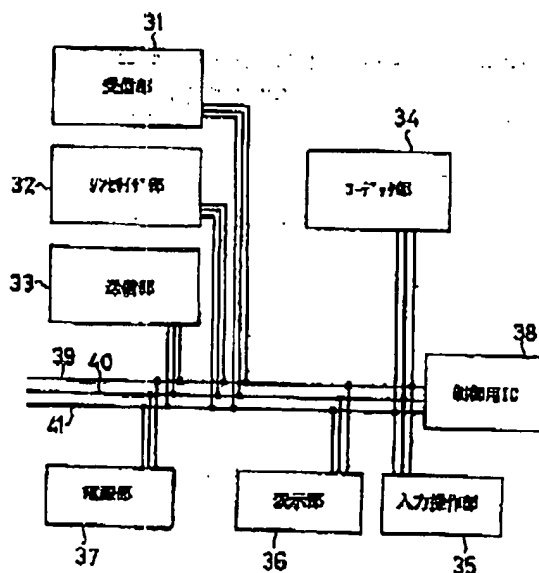
(54)【発明の名称】 携帯端末装置

(57)【要約】

【目的】 小形・軽量化が可能な携帯端末装置を提供することを目的とする。

【構成】 制御信号伝送用のバスを設け、当該携帯端末装置がデータ受信時にはこの伝送用バスによる伝送を停止するように制御する。

【効果】 携帯端末装置の小形・軽量化が達成できる。



(2)

特開平5-14540

【特許請求の範囲】

【請求項1】 移動通信に用いられる携帯端末装置において、当該携帯端末装置内の制御信号伝送を行うバスと、データ受信時には前記制御信号伝送を停止させる手段と、を有することを特徴とする携帯端末装置。

【請求項2】 前記制御信号をシリアル信号に変換する手段を設けたことを特徴とする請求項1記載の携帯端末装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、携帯端末装置に係り、特に、当該携帯端末装置を小形化する技術に関する。

【0002】

【従来の技術】近年、携帯電話機の普及が進む中で、装置本体の小形化、軽量化の需要が高まっている。図8は従来における携帯電話機の構成を示すブロック図であり、アンテナ1と、受信部2と、送信部3と、シンセサイザ部4と、制御IC5と、電源部6と、音声コーデックIC7と、ディスプレイ&LCDドライバ8と、ダイヤルスイッチ9と、スピーカ22、及びマイク23に大別されて構成されている。

【0003】また、受信部2はアンテナ1で受信された信号から元の信号を取出すものであり、受信フィルタ10と、第1中間周波フィルタ11と、チャンネル選択フィルタ12と、受信用IC13、及び周波数弁別器19から構成されている。

【0004】送信部3は、送信信号を交調してアンテナ1から出力するものであり、送信フィルタ14と、ハイパワーアンプ15と、直交変調器IC16から構成されている。

【0005】シンセサイザ部4は、周波数変換を行なうための基準信号を出力するものであり、VCO17と、PLLIC18とを有している。

【0006】音声コーデックIC7は、デジタル信号と音声信号とを変換するものである。

【0007】制御IC5は、前述した各機器を総括的に制御するものであり、各機器とは制御信号線24a~24hで接続されている。

【0008】このとき、制御IC5と各機器との接続は、図8では1本ずつの直線24a~24hで示しているが、実際には、電源部6との接続線24aは約3本、受信部2との接続線24bは約25本、シンセサイザ部4との接続線24cは約25本、送信部3との接続線24d、24eは約25本、ダイヤルスイッチ9との接続線24fは約15本、ディスプレイ&LCDドライバ8との接続線24gは約10本、そして、音声コーデックIC7との接続線24hは約15本必要である。従って、制御IC5と接続される制御信号線の総本数は約120本にも及び、小形化を図る上で大きな障壁となってしまう。

【0009】また、携帯電話等の移動通信用端末では、無線を介して信号を送受信するため、受信部、送信部等のアナログ回路部への雑音が非常に大きな性能劣化要因となる。このため、極力装置内部の雑音源を排除することが必要となる。しかし、制御信号線24a~24hを伝送される制御信号は通常デジタル信号であり、デジタル信号はその形状が方形波、あるいは方形波に非常に近い形状であるため、アナログ回路に対する大きな雑音源となっていた。

10 【0010】したがって、従来の移動通信用端末においては、アナログ回路部分と制御線との距離をとったり、あるいは、制御線にシールドを施す等、制御線の配線の仕方に工夫を必要とした。また、制御信号の伝送速度を、受信周波数、局部発信周波数、あるいはその他内部で使用される周波数の整数倍あるいは整数分の1倍にならないように、すべての制御線に対して個別に設定する必要があり、このような点からも、小形化を図る上で大きな障壁となっていた。

【0011】

20 【発明が解決しようとする課題】このように、従来の携帯電話機では、総本数120本にも及び制御信号線を必要とし、また、この制御信号線を伝送されるデジタル信号からの雑音を除去するための工夫が必要であるため、小形化が非常に困難であるという問題点があった。

【0012】また、パーソナルコンピュータ等の計算機で用いられる高速バスを使用してデジタル信号を伝送し、配線数を減らす方法も考えられるが、この方法では高速バスが強大な雑音源となってしまうので、受信機能に大きな影響を与えるという欠点があった。

30 【0013】この発明はこのような従来の課題を解決するためになされたもので、その目的とするところは、小形化の可能な携帯端末装置を提供することにある。

【0014】

【課題を解決するための手段】上記目的を達成するため、本発明は、移動通信に用いられる携帯端末装置において、当該携帯端末装置内の制御信号伝送を行うバスと、データ受信時には前記制御信号伝送を停止させる手段と、を有することが特徴である。

【0015】

40 【作用】上述の如く構成すれば、制御信号の伝送が信号伝送用のバスを通して行なわれるようになる。また、当該携帯端末装置がデータを受信している際には伝送用バスによる伝送が停止するように制御される。従って、多くの配線を必要とせず、また、雑音の影響を受けないので、小形・軽量化が可能となる。

【0016】

【実施例】図1は本発明が適用された携帯電話機の第1実施例の構成を示すブロック図である。同図において、制御部38は、当該電話機を総括的に制御するものであり、コントロール線39、データ線40、及びアドレス

50

(3)

特開平5-14540

線41の3本の制御信号用バスを介して、受信部31、シンセサイザ部32、送信部33、コーデック部34、表示部36、電源部37、及び入力操作部35と接続されている。

【0017】受信部31は、アンテナ（不図示）から受信された信号を増幅後、周波数変換してベースバンド周波数まで落とし、復調して元の信号を取出すものである。

【0018】送信部33は、デジタル信号を変調した後、周波数を高くしてアンテナから放出させる。

【0019】シンセサイザ部32は、受信部31、送信部33にて周波数変換を行なう際の基準信号を出力する。

【0020】コーデック部34は、受信されたデジタル信号を音声信号に変換するとともに、マイク（不図示）から入力された音声信号をデジタル信号に変換するものである。

【0021】また、表示部36は必要な情報を画面表示し、入力操作部35は操作者からの操作信号を取込むものであり、電源部37は前述した各機器に電力を供給するものである。

【0022】次に、本実施例の動作について説明する。なお、以下の説明を簡単にするために、受信部31、シンセサイザ部32、送信部33、コーデック部34、入力操作部35、表示部36、及び電源部37を総称して、「各部31～37」という。

【0023】いま、制御部38から各部31～37へ伝送される制御信号のうち、データはデータ線40、データの行き先を指定するアドレス情報はアドレス線41、そして、読み出し/書き込み等のコントロール情報はコントロール線38にて伝送される。

【0024】一方、制御信号伝送用バス39～41から信号を受け取った各部31～37から制御部38へ伝送される制御信号も、上記と同様に伝送される。

【0025】このとき、制御部38は、受信タイムスロット時には制御信号の伝送を停止させ、受信タイムスロット以外の時間には制御信号を伝送するように、制御信号伝送用バス39～41を制御する。

【0026】例えば、通信方式として4多重TDMA方式を使用する場合には、図6に示すように、所定の時間間隔で第1スロット～第4スロットが繰り返される。そして、当該携帯電話機の受信スロットが第1スロットである場合には、第1スロットの期間だけ制御信号の伝送が停止するように制御される。

【0027】このため、受信時には、強大な雑音の放射源である制御信号伝送用バス39～41による伝送が停止するので、通信に支障を与えることはない。

【0028】また、通信方式としてTDD方式を使用する場合には、図7に示すように受信スロットと送信スロットとが所定時間間隔で交互に繰り返される。そして、

受信スロットの期間は制御信号の伝送が停止され、送信スロットの期間は制御信号の伝送が行なわれるように制御される。

【0029】このため、前記したTDMA方式と同様に、受信時には制御信号伝送用バス39～41による伝送が停止するので、通信に支障を与えることはない。

【0030】また、このような構成によれば、従来のように120本にも及ぶ制御線を設ける必要はなく、3本の制御信号伝送用バス39～41を用いて信号の伝送が行なわれるので、携帯電話機本体の小形、軽量化を図ることができるようになる。

【0031】図2は本発明の第2実施例の構成を示すブロック図である。この例では、当該携帯電話機を構成する受信部31、シンセサイザ部32、送信部33、コーデック部34、入力操作部35、表示部36、電源部37、及び制御部38がそれぞれシリアル/パラレル変換部31a～38aを有している。

【0032】シリアル/パラレル変換部31a～38aは、データ、データの行き先を指定するアドレス情報、及び読み出し/書き込み等のコントロール情報を時分割で多重化し、シリアル信号として制御信号伝送用シリアルバス42に送出するとともに、供給されたシリアル信号を元のパラレル信号に復元する。そして、他の構成は前記した第1実施例と同様であり、受信スロットの期間は制御信号伝送用シリアルバス42が停止するように制御される。

【0033】このような構成では、シリアルバス42のみですべての信号が伝送可能となり、小形・軽量化に更に有利となる。

【0034】図3は本発明の第3実施例を示すブロック図であり、制御部38より、受信部31、シンセサイザ部32、送信部33、及びコーデック部34へ、クロック配線43を配設している。これによって、受信部31、シンセサイザ部32、送信部33、及びコーデック部34は、タイムスロットにかかわらず常に正確なクロック信号を得ることができる。その結果、クロックずれを引き起こすことなく正確な動作が行なえるようになる。

【0035】図4は本発明の第4実施例を示すブロック図である。この例では、受信部31、シンセサイザ部32、送信部33、及びコーデック部34と制御部38との間はシリアルバス42を用いて信号が伝送され、電源部37、表示部36、及び入力操作部35と制御部38との間は、従来と同様に個別に配線された信号線44にて信号が伝送される。

【0036】この場合、電源部37、表示部36、及び入力操作部35と制御部38とを接続する信号線44の本数は少ないので、小形・軽量化を図ることができる。

【0037】図5は本発明の第5実施例を示すブロック図である。この例では、受信部31、シンセサイザ部3

(4)

特開平5-14540

5

2、送信部33、コーデック部34、入力操作部35、表示部36、電源部37、及び制御部38にRAM31b~38bが設けられている。

【0038】RAM31b~38bは、制御情報を一時的に記憶するものであり、制御信号用シリアルバス42の伝送が停止している際に必要とする情報を予め制御部38から受取り、その内容を記憶する。

【0039】このような構成によれば、各部31~37はシリアルバス42の伝送が停止している期間に必要な情報を得ることができ、正確な信号の伝送が行なえる。

【0040】また、上述した第1~第5実施例において、受信周波数、シンセサイザ部32内の基準信号発振周波数、及びシンセサイザ部32内の高圧制御発振器の発振周波数の各周波数に対して、制御信号伝送用バスによるデジタル信号の伝送速度が整数分の1、又は整数倍とならないように設定すれば、より雑音による影響を低減させることができる。

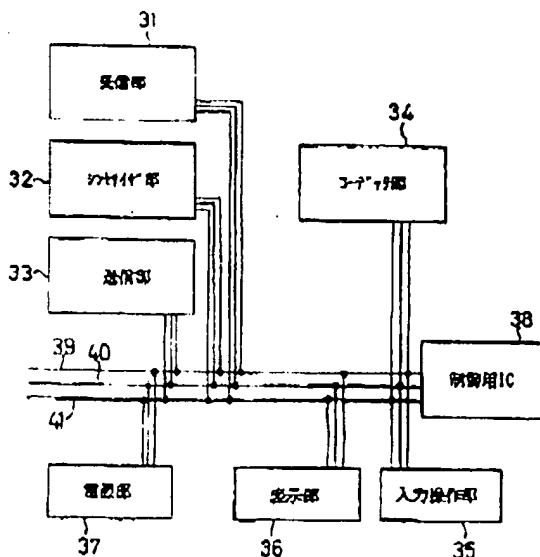
【0041】なお、上述した実施例では携帯電話機について説明したが、本発明はこれに限定されず、例えば携帯コンピュータ等、他の携帯端末装置においても適用できることは勿論である。

【0042】

【発明の効果】以上説明したように、本発明では、制御信号伝送用バスを用いて制御信号を送信しており、また、当該携帯用端末装置がデータを受信している際には、この伝送を停止させている。従って、従来と比較して制御信号用の配線本数を著しく減らすことができ、かつ、雑音による影響を回避することができる。その結果、小形・軽量化が実現できるという効果が得られる。

【図面の簡単な説明】

【図1】



6

*【図1】本発明の第1実施例の構成を示すブロック図である。

【図2】本発明の第2実施例の構成を示すブロック図である。

【図3】本発明の第3実施例の構成を示すブロック図である。

【図4】本発明の第4実施例の構成を示すブロック図である。

【図5】本発明の第5実施例の構成を示すブロック図である。

【図6】TDM方式を用いたときの制御信号停止時間を示す説明図である。

【図7】TDD方式を用いたときの制御信号停止時間を示す説明図である。

【図8】従来例を示す構成図である。

【符号の説明】

31 受信部

32 シンセサイザ部

33 送信部

34 コーデック部

35 入力操作部

36 表示部

37 電源部

38 制御部

39 コントロール線

40 データ線

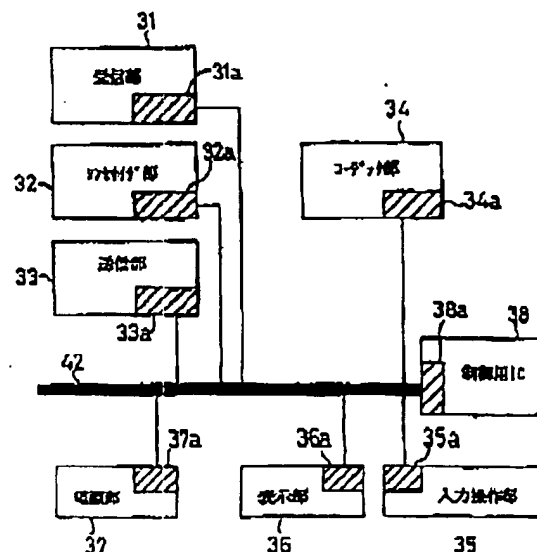
41 アドレス線

42 シリアルバス

31a~38a シリアル/パラレル変換部

*30 31b~39b RAM

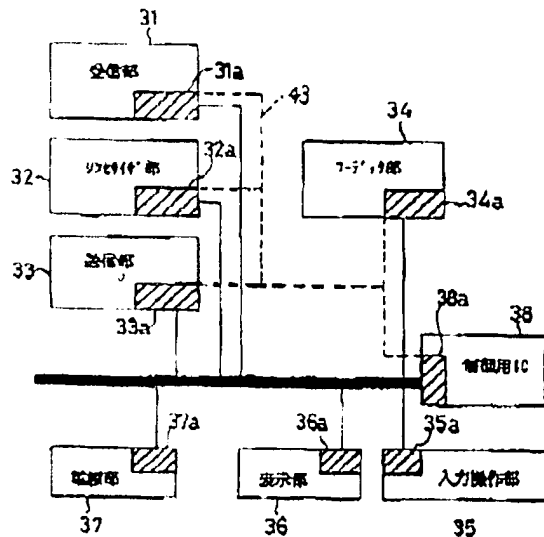
【図2】



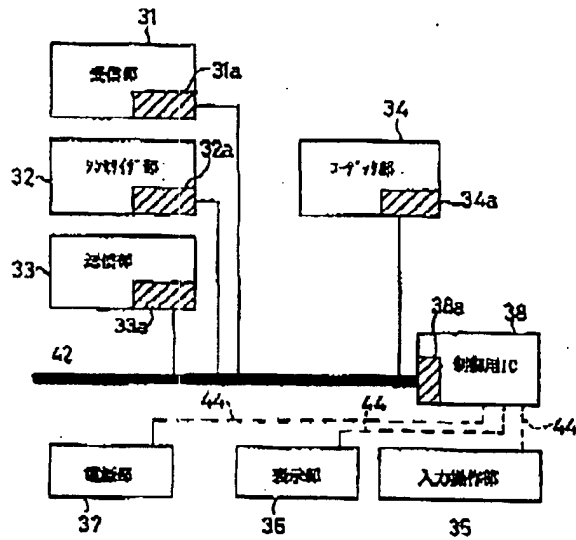
(5)

特開平5-14540

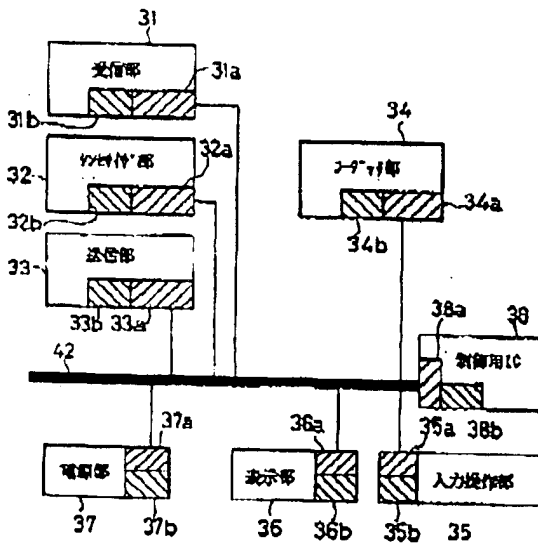
【図3】



【図4】



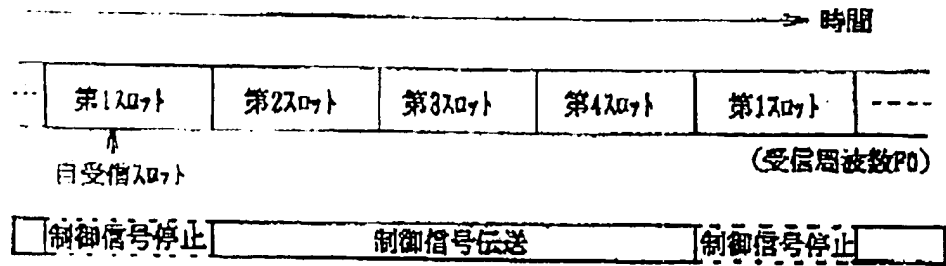
【図5】



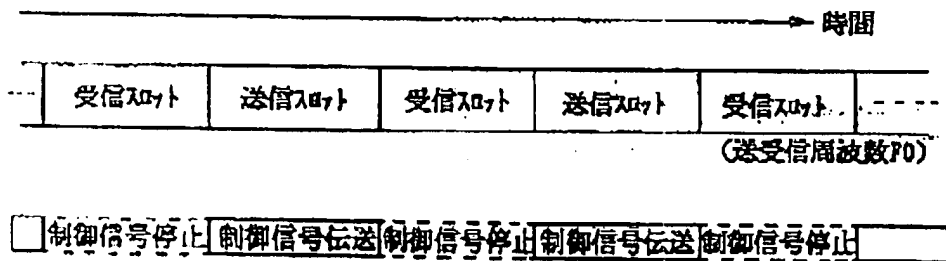
(6)

特開平5-14540

【図6】



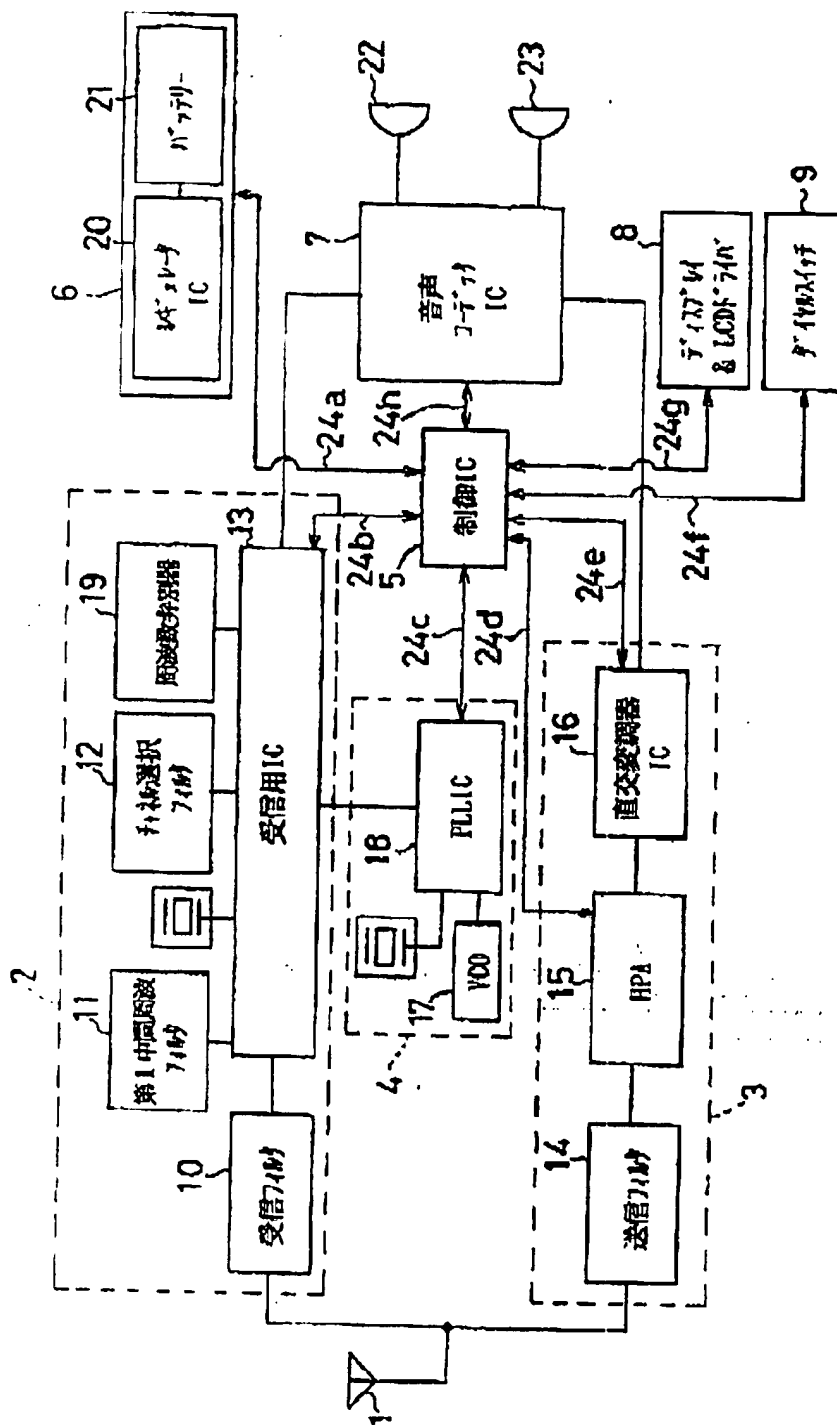
【図7】



(7)

特開平5-14540

【図8】



(8)

特開平5-14540

フロントページの続き

(72)発明者 飯野 浩二
神奈川県川崎市幸区小向東芝町1 株式会
社東芝総合研究所内

THE UNIVERSITY OF CHICAGO